

УДК 004.31

Сивуля В.В. – ст.гр.СНм-61; Матійчук Л.П. – к.е.н., доцент

(Тернопільський національний технічний університет імені Івана Пулюя)

УПРАВЛІННЯ ЖИВЛЕННЯМ ТА КОНТРОЛЬ ЕНЕРГОЕФЕКТИВНОСТІ ПРОЦЕСОРА SKYLAKE

UDC 004.31

Syvulia V.; Matiychuk L. Ph.D., Assoc. Prof.

POWER MANAGEMENT AND ENERGY EFFICIENCY CONTROL OF THE SKYLAKE PROCESSOR

Управління живленням Skylake було сконструйовано та розроблено для забезпечення динамічного діапазону потужності серед процесорів Intel – невеликі системи з пасивним охолодженням 4,5 Вт та високопродуктивні комп'ютери до 95 Вт.

Skylake представив революційне управління живленням, який називається Intel Speed Shift [1]. ОС традиційно відповідають за управління продуктивністю та енергією, контролюючи напругу та частоту процесора через P-стани. Коли коефіцієнт завантаження процесора високий, операційна система (ОС) припускає, що потрібна висока продуктивність, і наказує центральному процесору працювати в високоефективному P-стані. Коли коефіцієнт використання низький, ОС наказує центральному процесору працювати в низькопродуктивному, більш енергоефективному P-стані, економлячи енергію, не впливаючи на продуктивність. Завдяки Intel Speed Shift [1] центральний процесор несе відповідальність за потужність, продуктивність та енергоефективність. Автономний алгоритм управління замінює вибір P-стану і досягає на 14% покращення в порівнянні з попереднім поколінням видимих для користувача тестів сценаріїв.

Часто користувач бажає втратити продуктивність для зниження енергоспоживання для досягнення більш тривалого терміну служби батареї, зменшення шуму вентилятора або зниження температури. Користувацькими уподобаннями керують інтерфейси ОС, які визначають декілька політик, таких як збалансована та енергоефективна.

Споживання енергії як функція частоти має змінний загальний мінімум PMost Efficient (Pe). Прошивка обчислює цю точку кожні мілісекунди, використовуючи алгоритм, який називається Energy Aware Race to Halt (EARtH) [2]. Алгоритм оптимізації енергії використовує P-стан, який обчислюється з використанням алгоритму на основі попиту, описаного раніше, та виконує оптимізацію енергії в двох різних регіонах.

Якщо коефіцієнт використання низький і немає необхідності запускати процесор у високоефективному стані, буде обрано найменший можливий Pstate. Очевидно, що запуск нижче, ніж Pe, є неоптимальним, оскільки це призводить до збільшення споживання енергії. Якщо автономний алгоритм або ОС вимагає P-стану, нижчого від Pe, частота стискається до Pe і слідує за Pe, коли вона змінюється з характеристиками робочого навантаження.

Якщо необхідна продуктивність, P-стан збільшується за рахунок енергоефективності. ОС може дати підказку, скільки енергії треба витратити на продуктивність. Skylake обрав для оптимізації добре відому Energy * Delay, або EDa [2]. ОС забезпечує алгоритми управління живленням, щоб відповідати або перевищувати EDa. Це не тільки економить електроенергію, але й економить мізерний бюджет Turbo для підвищення частоти вище номінальної частоти для фаз, пов'язаних з обчисленнями.

Література.

1. E. Rotem, "Intel Architecture, Code Name Skylake Deep Dive: A New Architecture to Manage Power Performance and Energy Efficiency," Intel Developer Forum, 2015.
2. E. Rotem et al., "Energy Aware Race to Halt: A Down to EARtH Approach for Platform Energy Management," IEEE Computer Architecture Letters, vol. 13, no. 1, 2014, pp. 25–28.