## МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ Тернопільський національний технічний університет імені Івана Пулюя

Кафедра автоматизації технологічних процесів та виробництв

Методичні вказівки до лабораторної роботи №9 Виконання арифметичних, логічних операцій, вводу/виводу та запису в пам'ять на програмному симуляторі AVR Simulator IDE з курсу "Мікропроцесорні та програмні засоби автоматизації"

Тернопіль 2020

Методичні вказівки до лабораторної роботи №9 "Виконання арифметичних, логічних операцій, вводу/виводу та запису в пам'ять на програмному симуляторі AVR Simulator IDE" з курсу «Мікропроцесорні та програмні засоби автоматизації».

Методичні вказівки розглянуті і схвалені кафедрою «Автоматизація технологічних процесів та виробництв», протокол № 8 від 18.02.2020 р.

Відповідальні за випуск

доцент, к.т.н. Медвідь В.Р., асистент Пісьціо В.П.

#### Лабораторна робота №9

# Виконання арифметичних, логічних операцій, вводу/виводу та запису в пам'ять на програмному симуляторі AVR Simulator IDE

#### 1. Інтерфейс програмного симулятора AVRSimulator IDE

Основне вікно програми AVR Simulator IDE має вигляд, показаний на (рис. 1).

File Simulation Rate Tools Options Help       1         Program Location       AT mega32         Microcontroller       AT mega32         Simulation Statistics       Next Instruction         Program Counter       Simulation Statistics         PC       000000         General Purpose Working and I/O Registers       Internal Data SRAM         Hex       Binary Value         Address and Name       Value         Value       7 6 5 4 3 2 1 0         \$000 R0       00	2
Program Location       AT mega32       Clock Frequency       4.0 MHz         Microcontroller       AT mega32       Clock Frequency       4.0 MHz         Last Instruction       Next Instruction         Program Counter       Simulation Statistics         PC       000000       Instructions:       0         Reel T       Clock Cycles:       0       0         General Purpose Working and I/0 Registers       Internal Data SRAM       Hex         Hex       Binary Value       4       Hex         Address and Name       Value       7 6 5 4 3 2 1 0       4         \$000       00       \$00       \$00	2
Program Location       AT mega32       Clock Frequency       4.0 MHz         Microcontroller       AT mega32       Clock Frequency       4.0 MHz         Last Instruction       Next Instruction         Program Counter       Simulation Statistics         PC       000000       Instructions:       0         Real T       Clock Cycles:       0       0         General Purpose Working and I/0 Registers       Internal Data SRAM       Hex         Address and Name       Value       7 6 5 4 3 2 1 0       Hex         \$000 R0       00       \$00       \$00       \$00	
Microcontroller       ATmega32       Clock Frequency       4.0 MHz         Last Instruction       Next Instruction         Program Counter       Simulation Statistics         PC       000000         Instructions:       0         Real T       Clock Cycles:         O       0         General Purpose Working and I/O Registers       Internal Data SRAM         Hex       Binary Value         Address and Name       Value         Value       7 6 5 4 3 2 1 0         \$000       \$00	
Last Instruction       Next Instruction         Program Counter       Simulation Statistics         PC       000000         Instructions:       0         Real T       Clock Cycles:         Concernal Purpose Working and I/O Registers       Internal Data SRAM         Hex       Binary Value         Address and Name       Value         7 6 5 4 3 2 1 0       \$060 00         \$000 R0       00	
Program Counter       Simulation Statistics         PC       000000       Instructions:       0       Real T         Clock Cycles:       0       0       0       0         General Purpose Working and I/O Registers       Internal Data SRAM       Hex       Binary Value       4         Address and Name       Value       7 6 5 4 3 2 1 0       Internal Data SRAM       Hex         \$000       R0       00       \$00       \$00       \$00	
Program Counter       Simulation Statistics         PC       000000       Instructions:       0       Real T         Clock Cycles:       0       0       0       0         General Purpose Working and I/O Registers       Internal Data SRAM       Hex       Binary Value       4         Address and Name       Value       7 6 5 4 3 2 1 0       Internal Data SRAM       Hex         \$000       R0       00       \$00       \$00       \$00	
Program Counter       Simulation Statistics         PC       000000         Instructions:       0         Clock Cycles:       0         General Purpose Working and I/O Registers       Internal Data SRAM         Hex       Binary Value         Address and Name       7 6 5 4 3 2 1 0         \$000 R0       00	
PC       000000       Instructions:       0       Real T         Clock Cycles:       0       0       0         General Purpose Working and I/O Registers       Internal Data SRAM         Hex       Binary Value       4         Address and Name       Value       7 6 5 4 3 2 1 0         \$000 R0       00       \$000       \$000	
General Purpose Working and I/O Registers       Internal Data SRAM         Hex       Binary Value         Address and Name       Value         \$000       00         \$000       00	ime Duration
General Purpose Working and I/O Registers Hex Binary Value Address and Name Value 7 6 5 4 3 2 1 0 \$000 R0 00 \$000 \$000 \$000 \$000 \$000 \$00	).00 us
General Purpose Working and I/O Registers Hex Binary Value Address and Name Value 7 6 5 4 3 2 1 0 \$000 R0 00 \$070	
Hex         Binary Value         4         Hex           Address and Name         Value         7 6 5 4 3 2 1 0         Addr.         Value         Addr.           \$000 R0         00         \$060 00         \$070	
Address and Name         Value         7 6 5 4 3 2 1 0         Addr.         Value         Addr.           \$000 R0         00         \$060 00         \$070	Hex 5
\$000 R0 00 \$070	Value
	00
\$001 R1 00 \$061 00 \$071	00
\$002 R2 00 \$072	00
\$003 R3 00 \$063 00 \$073	00
\$004 R4 00 \$064 00 \$074	00
\$005 R5 00 \$065 00 \$075	00
\$006 R6 00 \$066 00 \$076	00
\$UU/ R/ UU \$U6/ UU \$U6/ UU \$U7/	00
\$008 R8 00 \$078	00
\$003 H3 00 \$059 00 \$079	00
\$008 B11 00 \$078 00 \$068 00 \$078	00
\$000 B12 00 FFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFFF	00
\$00D R13 00 505 506 00 \$07D	00
\$00E R14 00 \$06E 00 \$07E	00
\$00F R15 00 00 \$07F	00

Рис. 1. Основне вікно програми AVR Simulator IDE

У верхній частині знаходяться меню, через які можна отримати доступ до основних і додаткових модулів програми (поз. 1)( рис. 1).

В рядку Program Location вказано шлях до обраної програми і її ім'я (поз. 2).

В рядку Microcontrollers, відображається тип обраного мікроконтролера (поз. 3).

У нижній частині вікна є дві панелі (поз.4 і поз.5), де відображається стан внутрішніх регістрів мікроконтролерів AVR (регістрів загального користування та регістрів вводу/виводу), та SRAM внутрішніх даних відповідно.

Також у основному вікні відображені лічильник програм, мнемоніка останньої виконуваної інструкції, мнемоніка наступної інструкції, що буде виконуватися, цикли та інструкції лічильника і тривалість імітації в режимі реального часу.

#### 2. Послідовність роботи з програмним симулятором наступний:

- запуск програми AVR Simulator IDE;
- вибір типу мікроконтролера, для якого написана програма;

• вибір частоти кварцового генератора (впливає тільки на відображувані програмою дані про час виконання програми або команди, але не на швидкість роботи програми, що налагоджуються в AVR Simulator IDE);

• завантаження програми у вигляді НЕХ-файлу або запуск вбудованого компілятора мови асемблера і написання в ньому потрібної програми;

- вибір потрібних модулів віртуальних пристроїв;
- вибір швидкості і режиму роботи програми симулятора;
- запуск процесу симуляції роботи програми на обраному МК.

Якщо потрібно скористатися для роботи з симулятором власною програмою або внести зміни у вже розроблену, необхідно створити або завантажити для цього файл асемблера, з якого після компіляції буде створений необхідний для роботи з симулятором hex-файл.

S AVD Simulator II	)E - Registered Co	.nv							unables de	0000 050					
	Tools Options	Halo			1000				ampier – a	emorasi					
								THE LU							
Program Location								0001 ;	Compi	led wi	th: AVR	Simu	lator	IDE V	1.40
Microcontroller	ATmega32 0	Clock Frequency	4.0	MHz				0002 ;	Micro	contro	ller mo	del:	ATmeg	ga32	
Last Instruction Next Instruction					0003	Clock	frequ	ency: 4	.0 MH	Z					
								0005		The a	ddress	of 'a	ddr'	(word)	(globa
								0006	EQU	addr	= OxD			(,	(92000
Program Counter		<ul> <li>Simulation Stat</li> </ul>	tistics					0007 ;	:	The a	ddress	of 'd	ata'	(byte)	(globa
PC 000000		Instructions:	0		Real Ti	me Dura	tion	0008	EQU	data	= Ox1E				
		Clock Cycles:	0		0.	00 µs		0009 ;	;	The a	ddress	of 's	da'	(bit) (	global)
								0010	Banda	The a	ddress	of 's	c1'	(bit) (	global)
General Purpose Wo	rking and I/U Registe	ers	Internal	Data S	RAM			0012	ORG	0×000	000				
Address and Name	Hex Binary\ Value 7.6.5.4.3	/alue 3 2 1 0	Addr 1	Hex	۵ddr	Hex Value		0013	. 01(0	CLR R	15				
Address and Hame			A000.	aluc	+070	V GIGC		0014		LDI R	16,100	RAMEN	D		
\$000 RU \$001 P1			\$060	00	\$070	00		0015		OUT S	PL,R16				
\$002 B2			\$061	00	\$071	00			•	•					÷
\$003 R3			\$063	00	\$073	00		Lin 1, Col	0					N	um of lines: 53
\$004 R4			\$064	00	\$074	00									
\$005 R5			\$065	00	\$075	00		0001							-
\$006 R6	00		\$066	00	\$076	00									
\$007 R7	00		\$067	00	\$077	00									
\$UU8 H8			\$068	00	\$078	00									
\$004 B10			\$065	00	\$075 \$07A	00			4						+
\$00B R11			\$06B	00	\$07B	00		Lin 1, Col	0						Num of lines:
\$00C R12			\$06C	00	\$07C	00		S Soft	ware UAR	T Simula	tion Interl	face	-0		
\$00D R13			\$06D	00	\$07D	00		Settings							
\$00E R14	00		\$06E	00	\$07E	00	-	Di di la		0	There			_	
\$00F R15			\$06F	00	\$07F	00	-	RX Line -	-> PURIB,	. 2	TX Line	-> PURI	IB, I	_	
6	Missionationality					0		Baud Hat	:e> 9600		Logic Lev	/els> 5	tandaro	3	
0	Microcontroller V	iew - A i megaa	5Z		1000			UART	Transmitter	Output	Clear		E H	ex	
Ţ	OFF XC	K/TO/PBO 1	40 PA0/A	DC0		OFF	Ţ							*	
t	OFF INT2/	AIN0/PB2_3_3	39 PAT/A 38 PA2/A	DC1		OFF	÷								
Ţ	OFF OCO/	AIN1/PB3 4	37 PA3/A	DC3		OFF	Ţ								
Ť	OFF	MOSI/PB5 6	35 PA5/A	.DC4 .DC5		OFF	÷								
Ţ	OFF	MISO/PB6 7	34 PA6/A	DC6		OFF	Ţ								
		VRESET 9	32 AREF	007		OIT									
		VCC 10 3	31 GND 30 AVCC												
		XTAL2 12	29 PC7/T	OSC2		OFF	Ţ							*	
Т	OFF	RXD/PD0 14 2	28 PC6/1 27 PC5/T	DI		OFF	Ť	TX Line S	itatus:						
Ţ	OFF	TXD/PD1 15	26 PC4/T	DO		OFF	Ť	UART F	Receiver Inp	out					
Ť	OFF	INT1/PD3 17 2	23 PC3/1 24 PC2/T	ms CK		OFF	Ť	Sepd F	Rute (Dec)	Send B	ute (Hex)	Send	Char		
Ţ	OFF	DC1B/PD4 18	23 PC1/S	DA		OFF	Ţ		,()		,	Cond			
Ť	OFF	ICP1/PD6_20	21_PD7/C	)C2		OFF	Ť	RX Line 9	Status:						
-	Always On Tax				Infe	Ch-		Alwa	vs On Ton			[	Close		

Рис. 2 Вікно симулятора з полем компілятора Assembler, апаратними виводами контролера, полем послідовного інтерфейсу

S AVR Simulator ID	E - Registered Copy		S Assembler - demo.asm
File Simulation Rate Program Location Microcontroller Last Instruction Program Counter PC 00000	Tools Options Help ATmega32 Clock Frequency Next Ins Simulation Sta	4.0 MHz truction histics 0 Real Time Duration	0001 : Compiled with: AVR Simulator IDE v1.40         0002 : Microcontroller model: ATmega32         0003 : Clock frequency: 4.0 MHz         0005 : The address of 'addr' (word) (globa         0006 : EQU addr = 0x1         0007 : The address of 'data' (byte) (globa         0008 : EQU data = 0x1E         0009       The address of 'sda' (bit) (globa)
General Purpose Worl Address and Name \$000 R0 \$001 R1 \$002 R2 \$003 R3	Look cycles.	Internal Data SRAM           Hex         Hex           Addr.         Value           \$060         00           \$001         \$070           \$002         \$077           \$003         \$077           \$005         00           \$005         00           \$007         00           \$005         00           \$003         \$072           \$003         \$072	0010 ;         The address of 'scl' (bit) (global)           0011 ;         Begin           0012 .ORG 0x00000         0013           0014 LDI R16,low RAMEND         0015           0015 OUT SPL,R16
\$004 R4 \$005 R5 \$006 R6 \$007 R7 \$008 R8 \$009 R3 \$009 R3 \$004 R10		\$064         00         \$074         00           \$065         00         \$075         00           \$066         00         \$076         00           \$067         00         \$077         00           \$068         00         \$077         00           \$068         00         \$078         00           \$069         00         \$079         00           \$069         00         \$079         00           \$068         00         \$079         00           \$068         00         \$077         00	0001
\$006 R11 \$00C R12 \$00D R13 \$00E R14 \$00F R15		\$066 00 \$075 00 \$06C 00 \$07C 00 \$06D 00 \$07C 00 \$06E 00 \$07E 00 \$06F 00 \$07F 00 ▼	Correction of the second
	SLCD Module Read Fri (3) = 1	om EEPROM 97	0 1 2 3 4 5 6 7 8 9 A B C D E E 0000 C C C 7 C C 5 C 3 C 2 C 1 C 0 B E B D 0 B C B B A B 9 0010 B B 7 66 B S B 4 B 3 B 2 B 1 B 0 AF A A D AC AB AA A9 0020 FF

Рис. 3 Вигляд симулятора з полем компілятора Assembler, LED- модулем, I2C EEPROM

Для цього:

1. Натиснути Options | Assembler. Відкриється вікно компілятора Assembler – UNTITLED (рис. 2);

2. У вікні Assembler натиснути опцію File. Розкриється закладка, з якої для створення нового файлу потрібно натиснути New, а для завантаження вже створеного – OPEN.

3. Після вибору і завантаження файлу (з розширенням .asm), його текст з'явиться у вікні Assembler .

4. Для компіляції створеного або завантаженого і потім зміненого файлу, натисніть Tools і у вікні, що розкриється – Assemble. В нижній половині вікна Assembler з'явиться лістинг відкомпільованого файлу і, одночасно, при відсутності помилок, буде створений одноіменний hex-файл.

3. Для виконання лабораторної роботи по вивченю основних операцій МК:

1. Вивчити програмну модель AVR Simulator IDE.

2. Вивчити команди арифметичних, логічних операцій, операцій з портами та пам'яттю AVR мікроконтролера.

3. Дослідити роботу програм за вказівкою викладача та вміст регістрів контролера, які використовуються при виконанні цієї програми.

4. Записати для вибраних команд асемблера коментар щодо їх призначення.

#### 4. Послідовність роботи з симулятором при виконанні програм

Виконати програму відповідно до вказаного викладачем завдання в AVR Simulator ID, для чого необхідно:

1. Запустити AVR Simulator IDE;

2. Натиснути Options | Select Microcontroller;

3. Вибрати ATmega32 і натиснути кнопку Select;

4. Натиснути Tools і у вікні, що розкриється, вибрати «Assembler». Відкриється вікно компілятора «Assembler – UNTITLED» (рис. 2);

5. Набрати текст заданої програми у вікні «Assembler»;

6. Натиснути Tools і у вікні, що розкриється – Assemble. В нижній половині вікна Assembler з'явиться лістинг відкомпільованого файлу;

7. Одночасно, при відсутності помилок, буде створений файл з розширенням «hex», для якого можна вибрати ім'я та шлях для запису. Записати його на «Робочий стіл» комп'ютера;

8. Вибрати File | Load Program і завантажити створений файл hex-файл;

9. В основному вікні симулятора натиснути Rate | Step By Step, а далі вибрати опцію Simulation і натиснути Start. Симулятор готовий до виконання програми в кроковому режимі;

10. Для виконання наступної команди програми потрібно натиснути на закладку STEP, яка з'явиться справа від закладки HELP вгорі основного вікна симулятора після вибору крокового режиму його роботи;

11. Для виконання програми в автоматичному режимі потрібно вибрати Rate | Extremely Fast simulation rate;

12. Щоб зупинити виконання програми, потрібно натиснути Simulation | Stop.

Вміст регістрів контролера, які використовуються при виконанні команд програми, знайти в області регістрів Adress and Name, яка розташована в лівій нижній частині основного вікна симулятора (виділені рожевим кольором). Всі регістри восьмирозрядні.

В процесі виконання програми по зміні кольору комірок видно, вміст яких регістрів змінюється. Забарвлення комірки відповідного розряду регістру помаранчевим кольором означає наявність "1", білим - "0".

#### 5. Завдання на лабораторну роботу

5.1 Додати два числа, використовуючи наступну програму, за варіантами: 1)665 і 390, 2) 350 і 290. 3) 690 і 590, 4) 1030 і 780.

1. Додаються молодші байти.

2. Додаються старші байти з перенесенням, яке могло виникнути (переповнення регістра) при додаванні молодших.

; позначення

.equ	data1=665	
.equ	data2=390	
	; основна програма	
start:		
; вираз 1		
	ldi R16,low(data1)	; молодший байт
	ldi R17,high(data1)	; старший байт
; вираз 2		
	ldi R18,low(data2)	; молодший байт
	ldi R19,high(data2)	; старший байт
; після додава	ання результат зберігає	еться в R18, R19
	add R18,R16	; додаємо молодші байти
	adc R19,R17	; додаємо старші байти і прапор перенесення
	nop	

Завдання (виконується в лабораторії)

1. Виконати программу додавання двох слів на програмному стимуляторі відповідно до вказаного викладачем варіанту.

2) За прикладом попередньої програми виконати віднімання двох операндів за варіантами: 610 і 485, 2) 350 і 290. 3) 690 і 590, 4) 1030 і 780.

3) Записати вміст регістрів PC, R17,R19, SREG в кінці виконання кожної з програм

5.2 **Перемножити два числа**, використовуючи наступну програму, за варіантами: 1)120 і 24, 2) 90 і 10. 3) 124 і 12, 4) 64 і 16.

Будь-яку операцію множення можна замінити операцією додавання. Перемножити два числа:

	; позначення	
.equ	data1=120	
.equ	data2=24	
	; основна програма	
start:		
	ldi R16, data2	; завантаження лічильника циклів
	ldi R17, data1	; константа, що додається
	; після додавання результат	зберігається в R18
M1:		
	add R18,R17	; додаємо
	dec R16	; декремент лічильника циклів
	brne M1	; якщо R16 не нуль, то перехід на мітку M1
	nop	

Операція додавання буде виконуватися доти, поки вміст регістра R16 не стане рівним нулю.

#### Завдання (виконується в лабораторії)

1. Виконати программу множення двох байтів на програмному стимуляторі відповідно до вказаного викладачем варіанту.

2) Записати вміст регістрів РС, R16, R17, R18, SREG в кінці виконання кожної з програм

#### 5.3 Виконати операції множення/ділення на 2<sup>n</sup>

Операція множення на  $2^n$  може бути виконана за допомогою операції зсуву вмісту регістра вліво ( $\leftarrow$ ), а операція ділення – вправо ( $\rightarrow$ ), *n* разів.

Завдання (виконується в лабораторії)

1. Виконати программу ділення двох чисел на програмному стимуляторі відповідно до вказаного викладачем варіанту: 1) 296 і 8, 2) 360 і 16. 3) 680 і 4, 4) 480 і 8.

Для роботи з словами, які розбиті на байти, використовують інструкції зсуву через прапор перенесення.

	; виконати операцію 2	56/8=32
	; позначення	
.equ	data1=256	
; осно	вна програма	
start:		
	ldi R16, low(data1)	; молодший байт
	ldi R17, high(data1)	; старший байт
	; виконаємо операцію	ділення
	clc	; прапор С скидаємо в О
	ror R17	; зсув вправо через С старший байт
	ror R16	; зсув вправо через С молодший байт
	clc	; прапор С скидаємо в О
	ror R17	; зсув вправо через С старший байт
	ror R16	; зсув вправо через С молодший байт
	clc	; прапор С скидаємо в О
	ror R17	; зсув вправо через С старший байт
	ror R16	; зсув вправо через С молодший байт
	nop	

2) За прикладом попередньої програми виконати множеня двох операндів за варіантами: 1) 356 і 8, 2) 560 і 16. 3) 160 і 4, 4) 230 і 8.

3) Записати вміст регістрів PC, R16,R17, SREG в кінці виконання кожної з програм

4) Переконатися в правильності виконаної операції, перевівши шістнадцятковий код вмісту регістрів r16, R17 в десяткові числа.

5.4. Виконати логічне АБО вмісту двох регістрів, в які попередньо записати константи відповідно до варіантів: 1)665 і 390, 2) 350 і 290. 3) 690 і 590, 4) 1030 і 780.

; поз	начення	
.equ	data1=665	
.equ	data2=390	
	; основна програма	
start:		
; вираз 1		
	ldi R16,low(data1)	; молодший байт
	ldi R17,high(data1)	; старший байт
; вираз 2		

ldi R18,low(data2) ; молодший байт ldi R19,high(data2) ; старший байт ; після виконання операції результат зберігається в R18, R19 ori R18,R16 ; додаємо молодші байти ori R19,R17 ; додаємо старші байти nop

5.5. Виконати логічне І вмісту двох регістрів, в які попередньо записати константи відповідно до варіантів: 1)120 і 24, 2) 90 і 10. 3) 124 і 12, 4) 64 і 16.

; позна	ачен	ня	
.equ	С	lata1=24	
.equ	С	lata2=120	
	; 00	сновна програма	
start:			
; вираз 1			
	ldi	R16,low(data1)	; молодший байт
	ldi	R17,high(data1)	; старший байт
; вираз 2			
	ldi	R18,low(data2)	; молодший байт
	ldi	R19,high(data2)	; старший байт
; після викона	ання	а операції результа	ат зберігається в R18, R19
	ori	R18,R16	; «І» молодших байтів
	ori	R19,R17	; «І» старших байтів
	nop	D	

Записати вміст регістрів PC, R18,R19, SREG в кінці виконання кожної з програм

#### 5.6 Записати константу в пам'ять SRAM

Записати байт даних за вказаною адресою відповідно до варіанту: 1) 0x22-> 0x060,
 0x15-> 0x070, 3) 0x18-> 0x065, 4) 0x48-> 0x078.

Для запису в SRAM в асемблері AVR передбачено 12 команд.

Більшість з них є однотиповими та відрізняються лише використанням різних індексних регістрових пар X, Y, Z.

Найпростішою є команда sts, яка завантажує у вказану адресу комірки пам'яті значення з регістра загального призначення (**запис за прямою адресою**, що вказується в команді).

Необхідно пам'ятати, що пам'ять SRAM для мікроконтролера ATmega32 починається з адреси 0x060.

start:

	.equ	data=0x22
	.equ	adr=0x60
		; основна програма
	ldi R17,0x04	; завантажити число в лічильник циклів
	ldi R16,data	; завантажити число в регістр
M1:	sts adr+1,R16	; завантажити вміст регістра в SRAM за прямою адресою
	inc R16	; вміст регістра збільшити на 1
	dec R17	; зменшити вміст лічильника циклів
	brne M1	; перейти за міткою M1, якщо вміст лічильника не нуль
	nop	

Інший варіант - запис в SRAM за непрямою адресою (міститься в парі регістрів): start:

	.equ	data=0x22	
	.equ	adr=0x60	
	; основн	а програма	
	ldi R17,0x04		; завантажити число в лічильник циклів
	ldi R16, data		; завантажити число в регістр
	ldi ZL, low(adr)		; Z — значення адреси
	ldi ZH, high(adr)	1	
M1:	st Z+, R16		; SRAM ← r16; (Z+): запис в SRAM за непрямою адресою і ; збільшення адреси на 1
	inc R16		; вміст регістра збільшити на 1
	dec R17		; зменшити вміст лічильника циклів
	brne M1		; перейти за міткою М1, якщо вміст лічильника не нуль
	nop		

#### 5.7 Записати константи в пам'ять EEPROM

1) Записати байт даних за вказаною адресою відповідно до варіанту: 1) 0x22-> 0x010, 2) 0x15-> 0x020, 3) 0x18-> 0x030, 4) 0x48-> 0x040.

Алгоритм запису одного байту в EEPROM-пам'ять:

- 1. Дочекатися готовності EEPROM (поки не скинеться біт EEWE).
- 2. Завантажити байт даних у perictp EEDR, а необхідну адресу у perictp EEAR.
- 3. Встановити в «1» біт ЕЕМWE регістра керування ЕЕСК.
- 4. Записати у розряд ЕЕШЕ регістра керування логічну «1» протягом 4-х тактів.

**EECR** – регістр керування доступом до EEPROM-пам'яті. У ньому задіяні 4 біти для визначення поведінки МК при роботі з EEPROM.

3	EERIE	Дозвіл на переривання по завершенню запису в EEPROM
2	EEMWE	Попередній дозвіл на запис даних. Після нього повинен одразу бути встановлений біт EEWE, інакше він буде апаратно скинутий через 4 такти.
1	EEWE	Дозвіл на запис. При встановленні в 1 відбувається запис даних у EEPROM (при умові, що встановлений біт EEMWE).
0	EERE	Дозвіл на читання. При встановленні в 1 відбувається читання з EEPROM. По завершенню читання цей розряд скидається апаратно.

#### ; позначення

.equ	data=0x22
------	-----------

.equ adr=0x010

; основна програма

start:

ldi R18,data1	
ldi R17,high(adr)	; старший байт адреси
ldi R16,low(adr)	; молодший байт адреси
out EEARH,R17	; завантаження в адресний регістр старшого байту
out EEARL,R16	; завантаження в адресний регістр молодшого байту
out EEDR,R18	; завантаження даних
cli	
sbi EECR, EEMWE	; вст. попередній дозвіл на запис

sbi EECR, EEWE sei nop

#### 5.8 Записати константи в пам'ять FLASH

1) Записати байт даних в пам'ять програм FLASH, використовуючи директиву **db**, та скопіювати вміст пам'яті в регістр R17 відповідно до вказаного варіанту:

Варіанти: 1)0x12,0x010,0x36,0x19; 2)0x15,0x020,0x10,0x44; 3)0x18,0x030; 4)0x48,0x90,0x29,0x64,0x33,0x72.

Для початку програми необхідно обов'язково вибрати сегмент пам'яті FLASH директивою .cseg.

Перед виконанням програми на симуляторі в опції «Tools» натиснути курсором на рядок «Program Memory Editor". З'явиться одноіменне **вікно з програмою**, в якому після запуску програми на виконання на початку сегменту запишуться дані, завантажені директивою db, а після них – виконувана програма.

Слід пам'ятати, що читання з пам'яті FLASH здійснюється з використанням регістра непрямої адресації Z.

.cseg	; вибір сегменту пам'яті FLASH
adr: .db 0x12,0x22,0x18,0x36	; завантаження в пам'ять даних за адресою з міткою adr
;основна програма	
start:	
ldi ZL, adr	; завантаження байту адреси в регістр Z
ldi R16,0x04	; завантаження лічильника циклів. Його вміст має
	; відповідати кількості байтів, завантажених в пам'ять
M1:	
lpm R17,Z+	; завантаження першого байту з FLASH пам'яті в регістр,
	; автоматично вміст регістра Z збільшиться на 1
dec R16	; організація циклу для завантаження наступних байтів
brne M1	
nop	

5.9 Виконати підпрограму реалізації часової затримки відповідно до вказаного варіанту: 1)на 10 машинних циклів, 2) 20 машинних циклів ів, 3) 300 машинних циклів. Один цикл мікроконтродером виконується за 0,5 мкс.

Одш	uner minpeneritepen bi	interior su o,o mite.
	; позначення	
.equ	data=3	
	; основна програма	
start:		
	ldi R16, data	; завантаження лічильника циклів
M1:		
	dec R16	; декремент лічильника циклів
	brne M1	; якщо R16 не нуль, то перехід на мітку M1
	nop	

5.10 Виконати підпрограму вводу/виводу через порти відповідно до вказаного варіанту: 1) порт А на вивід, порт В – на ввід, 2) порт В на вивід, порт А – на ввід, 3) порт А на вивід, порт С – на ввід, 4) порт В на вивід, порт С– на ввід.

Виставити курсором активні значення на лініях порту, що працюють на ввід, і отримати введені значення на відповідних лініях порту, що працює на вивід (зафарбовуються зеленим кольором)..

; основна програма

start:

ldi R16, 0x00
ldi R17, 0xFF
;Порт А на вхід з підтягуючим резистором
out DDRA, R16
out PORTA, R17
;Порт В на вихід з низьким початковим рівнем
out DDRB, R17
out PORTB, R16
in R16, PINA
out PORTB, R16
nop

#### Контрольні запитання

1. Використання AVR-мікроконтролерів.

- 2. Арифметичні та логічні команди мікроконтролера.
- 3. Програмування таймерів-лічильників.
- 4. Формат та використання регістрів загального призначення.
- 5. Призначення та позначення основних елементів програмної моделі мікроконтролера.

#### Література

1. Програмування мікроконтролерів систем автоматики: конспект лекцій для студентів базового напряму 050201 "Системна інженерія" / Укл.: А.Г. Павельчак, В.В. Самотий, Ю.В. Яцук – Львів: Львівська політехніка. – 2012. – 143 с.

2. Евстифеев А. В. Микроконтроллеры AVR семейств Tiny и Mega фирмы ATMEL, – [5е изд., стер.] / Евстифеев А. В. – М.: Издательский дом «Додэка-XXI», 2008. 560 с.

#### Додаток 1 Система команд мікроконтролерів AVR

Система команд AVR мікроконтролерів включає команди арифметичних і логічних операцій, команди передачі даних, команди, що керують послідовністю виконання програми і команди операцій з бітами.

Для зручності написання й аналізу програм всім операціям із системи команд крім двійкового коду зіставлені мнемокоди Ассемблера (символічні позначення операцій), що використовуються при створенні вихідного тексту програми.

Спеціальні програми-транслятори переводять потім символічні позначення в двійкові коди.

Спеціальна директива ассемблера .device забезпечує контроль відповідності команд, використовуваних у тексті програми, типу зазначеного процесора.

Під час виконання арифметичних, логічних чи операцій роботи з бітами ALU формує ознаки результату операції, тобто встановлює чи скидає біти в регістрі стану **SREG** (Status Register).

Регістр статусу - SREG - розміщений у просторі І/О за адресою \$3F (\$5F).

Біти	7	6	5	4	3	2	1	0	
\$3F (\$5F)	Ι	Т	Н	s	V	N	Z	С	REG
Читання/Запис	R/W								
Початковий стан	0	0	0	0	0	0	0	0	

Таблиця 1 - Регістр статусу - SREG

Bit 7 - I: Global Interrupt Enable - Дозвіл глобального переривання. Біт дозволу глобального переривання для дозволу переривання повинний бути встановлений у стан 1. Керування дозволом конкретного переривання виконується регістрами маски переривання GIMSK і TIMSK. Якщо біт глобального переривання очищений (у стані 0), то жодне з дозволів конкретних переривань, встановлених у регістрах GIMSK і TIMSK, не діє.

Біт I апаратно очищається після переривання і встановлюється для наступного дозволу глобального переривання командою RETI.

Bit 6 - T: Bit Copy Storage - Біт збереження копії. Команди копіювання біта BLD (Bit Load) і BST (Bit STore) використовують біт Т, як біт джерело і біт призначення при операціях з бітами. Командою BST біт регістра копіюється до біту Т, командою BLD біт Т копіюється до регістру.

Bit 5 - H: Half Carry Flag - Прапор напівпереносу. Прапор напівпереносу вказує на напівперенос у ряді арифметичних операцій.

Bit 4 - S: Sign Bit, S = N V - Біт знаку. Біт S завжди знаходиться в стані, обумовленому логічною функцію AБO (OR) між прапором негативного значення N і доповненням до двох прапора переповнення V.

Bit 3 - V: Two's Complement Overflow Flag. Доповнення до двох прапора переповнення. Доповнення до двох прапора V підтримує арифметику доповнення до двох.

*Bit 2 - N: Negative Flag – Прапор негативного значення.* Прапор негативного значення N вказує на негативний результат ряду арифметичних і логічних операцій.

Bit 1 - Z: Zero Flag – Прапор нульового значення. Прапор нульового значення Z вказує на нульовий результат ряду арифметичних і логічних операцій.

Bit 0 - C: Carry Flag – Прапор переносу. Ознаки результату операції можуть бути використані в програмі для виконання подальших арифметично-логічних операцій чи команд умовних переходів.

Мнемоніка	Операнди	Опис	Операція	Прапори	Цикли
ADD	Rd,Rr	Підсумовування без переносу	Rd = Rd + Rr	Z,C,N,V,H,S	1
ADC	Rd,Rr	Підсумовування з переносом	Rd = Rd + Rr + C	Z,C,N,V,H,S	1
SUB	Rd,Rr	Вирахування без переносу	Rd = Rd - Rr	Z,C,N,V,H,S	1
SUBI	Rd,K8	Вирахування константи	Rd = Rd - K8	Z,C,N,V,H,S	1
SBC	Rd,Rr	Вирахування з переносом	Rd = Rd - Rr - C	Z,C,N,V,H,S	1
SBCI	Rd,K8	Вирахування константи з переносом	Rd = Rd - K8 - C	Z,C,N,V,H,S	1
AND	Rd,Rr	Логічне И	$Rd = Rd \cdot Rr$	Z,N,V,S	1
ANDI	Rd,K8	Логічне И с константою	$Rd = Rd \cdot K8$	Z,N,V,S	1
OR	Rd,Rr	Логічне АБО	Rd = Rd V Rr	Z,N,V,S	1
ORI	Rd,K8	Логічне АБО з константою	Rd = Rd V K8	Z,N,V,S	1
EOR	Rd,Rr	Логічне що виключає АБО	Rd = Rd EOR Rr	Z,N,V,S	1
COM	Rd	Побітна Інверсія	Rd = \$FF - Rd	Z,C,N,V,S	1
NEG	Rd	Зміна знака (Доп. код)	Rd = \$00 - Rd	Z,C,N,V,H,S	1
SBR	Rd,K8	Установити біт (біти) у регістрі	Rd = Rd V K8	Z,C,N,V,S	1
CBR	Rd,K8	Скинути біт (біти) у регістрі	$Rd = Rd \cdot (\$FF - K8)$	Z,C,N,V,S	1
INC	Rd	Інкрементувати значення регістра	Rd = Rd + 1	Z,N,V,S	1
DEC	Rd	Декрементувати значення регістра	Rd = Rd - 1	Z,N,V,S	1
TST	Rd	Перевірка на нуль або заперечність	$Rd = Rd \cdot Rd$	Z,C,N,V,S	1
CLR	Rd	Очистити регістр	Rd = 0	Z,C,N,V,S	1
SER	Rd	Установити регістр	Rd = FF	None	1
ADIW	Rdl,K6	Скласти константу і слово	Rdh:Rdl=Rdh:Rdl+ K6	Z,C,N,V,S	2
SBIW	Rdl,K6	Вичитати константу зі слова	Rdh:Rdl=Rdh:Rdl - K 6	Z,C,N,V,S	2

## Арифметичні і логічні конструкції

## Інструкції розгалуження

Мнемоніка	Операнди	Опис	Операція	Прапори	Цикли
RJMP	k	Відносний перехід	PC = PC + k + 1	None	2
IJMP	Немає	Непрямий перехід на (Z)	PC = Z	None	2
EIJMP	Немає	Розширений непрямий перехід на (Z)	STACK = PC+1, PC(15:0) = Z, PC(21:16) = EIND	None	2
JMP	k	Перехід	PC = k	None	3
RCALL	k	Відносний виклик підпрограми	STACK=PC+1, PC=PC + k+ 1	None	3/4*
ICALL	Немає	Непрямий виклик (Z)	STACK = PC+1, PC = Z	None	3/4*
EICALL	Немає	Розширений непрямий виклик (Z)	STACK = PC+1, PC(15:0) = Z, PC(21:16) =EIND	None	4*
RET	Немає	Повернення з підпрограми	PC = STACK	None	4/5*
RETI	Немає	Повернення з переривання	PC = STACK	I	4/5*
CPSE	Rd,Rr	Порівняти, пропустити якщо рівні	if (Rd ==Rr) PC = PC 2 or 3	None	1/2/3
CP	Rd,Rr	Порівняти	Rd -Rr	Z,C,N,V,H,S	1
CPC	Rd,Rr	Порівняти з переносом	Rd - Rr - C	Z,C,N,V,H,S	1
CPI	Rd,K8	Порівняти з константою	Rd - K	Z,C,N,V,H,S	1
SBRC	Rr,b	Пропустити якщо біт у регістрі очищений	if(Rr(b)==0) PC = PC + 2 or 3	None	1/2/3

SBRS	Rr,b	Пропустити якщо біт у регістрі встановлений	if(Rr(b)==1) PC = PC + 2 or 3	None	1/2/3
SBIC	P,b	Пропустити якщо біт у порту очищений	if(I/O(P,b)==0) PC=PC + 2 or 3	None	1/2/3
SBIS	P,b	Пропустити якщо біт у порту встановлений	if(I/O(P,b)==1) PC=PC + 2 or 3	None	1/2/3
BRBC	s,k	Перейти якщо прапор у SREG очищений	if(SREG(s)==0) PC=PC+ k + 1	None	1/2
BRBS	s,k	Перейти якщо прапор у SREG установлений	if(SREG(s)==1) PC = PC+k+ 1	None	1/2
BREQ	k	Перейти якщо дорівнює	if(Z==1) PC = PC + k + 1	None	1/2
BRNE	k	Перейти якщо не дорівнює	if(Z==0) PC = PC + k + 1	None	1/2
BRCS	k	Перейти якщо перенос установлений	if(C==1) PC = PC + k + 1	None	1/2
BRCC	k	Перейти якщо перенос очищений	if(C==0) PC = PC + k + 1	None	1/2
BRSH	k	Перейти якщо дорівнює чи більше	if(C==0) PC = PC + k + 1	None	1/2
BRLO	k	Перейти якщо менше	if(C==1) PC = PC + k + 1	None	1/2
BRMI	k	Перейти якщо мінус	if(N==1) PC = PC + k + 1	None	1/2
BRPL	k	Перейти якщо плюс	if(N==0) PC = PC + k + 1	None	1/2
BRGE	k	Перейти якщо більше чи дорівнює (зі знаком)	if(S==0) PC = PC + k + 1	None	1/2
BRLT	k	Перейти якщо менше (зі знаком)	if(S==1) PC = PC + k + 1	None	1/2
BRHS	k	Перейти якщо прапор внутрішнього переносу встановлений	if(H==1) PC = PC + k + 1	None	1/2
BRHC	k	Перейти якщо прапор внутрішнього переносу очищений	if(H==0) PC = PC + k + 1	None	1/2
BRTS	k	Перейти якщо прапор Т встановлений	if(T==1) PC = PC + k + 1	None	1/2
BRTC	k	Перейти якщо прапор Т очищений	if(T==0) PC = PC + k + 1	None	1/2
BRVS	k	Перейти якщо прапор переповнення встановлений	if(V==1) PC = PC + $k$ + 1	None	1/2
BRVC	k	Перейти якщо прапор переповнення очищений	if(V==0) PC = PC + k + 1	None	1/2
BRIE	k	Перейти якщо переривання дозволені	if(I==1) PC = PC + k + 1	None	1/2
BRID	k	Перейти якщо переривання заборонені	if(I==0) PC = PC + k + 1	None	1/2

Виконувати арифметико-логічні операції й операції читання безпосередньо над змістом комірок пам'яті не можна. Не можна також записати константу чи очистити вміст комірки пам'яті.

Система команд AVR дозволяє лише виконувати операції обміну даними між осередками SRAM і регістрами загального призначення.

Перевагами системи команд можна вважати різноманітні режими адресації комірок пам'яті.

Усі регістри введення/виведення можуть зчитуватися і записуватися через регістри загального призначення за допомогою команд IN, OUT.

Безпосередня установка і скидання окремих розрядів цих регістрів виконується командами SBI і CBI. Команди умовних переходів у якості своїх операндів можуть мати як біти-ознаки результату операції, так і окремі розряди регістрів введення/виведення, що побітно адресуються.

## Інструкції передачі даних

Мнемоніка	Операнди	Опис	Операція	Прапори	Цикли
MOV	Rd,Rr	Скопіювати регістр	Rd = Rr	None	1
LDI	Rd,K8	Завантажити константу	Rd = K	None	1
LDS	Rd,k	Пряме завантаження	Rd = (k)	None	2*
LD	Rd,X	Непряме завантаження	Rd = (X)	None	2*
LD	Rd,X+	Непряме завантаження з пост-інкрементом	Rd=(X), X=X+1	None	2*
LD	Rd,-X	Непряме завантаження з пре-декрементом	X=X-1, Rd=(X)	None	2*
LD	Rd,Y	Непряме завантаження	Rd = (Y)	None	2*
LD	Rd,Y+	Непряме завантаження з пост-інкрементом	Rd=(Y),Y=Y+1	None	2*
LD	Rd,-Y	Непряме завантаження з пре-декрементом	Y=Y-1,Rd=(Y)	None	2*
LDD	Rd,Y+q	Непряме завантаження з заміщенням	Rd = (Y+q)	None	2*
LD	Rd,Z	Непряме завантаження	Rd = (Z)	None	2*
LD	Rd,Z+	Непряме завантаження з пост-інкрементом	Rd=(Z), Z=Z+1	None	2*
LD	Rd,-Z	Непряме завантаження з пре-декрементом	Z=Z-1, Rd = (Z)	None	2*
LDD	Rd,Z+q	Непряме завантаження з заміщенням	Rd = (Z+q)	None	2*
STS	k,Rr	Пряме збереження	(k) = Rr	None	2*
ST	X,Rr	Непряме збереження	(X) = Rr	None	2*
ST	X+,Rr	Непряме збереження з пост-інкрементом	(X)=Rr, X=X+1	None	2*
ST	-X,Rr	Непряме збереження з пре-декрементом	X=X-1, (X)=Rr	None	2*
ST	Y,Rr	Непряме збереження	$(\mathbf{Y}) = \mathbf{R}\mathbf{r}$	None	2*
ST	Y+,Rr	Непряме збереження з пост-інкрементом	(Y)=Rr, Y=Y+1	None	2
ST	-Y,Rr	Непряме збереження з пре-декрементом	Y=Y-1, (Y)=Rr	None	2
ST	Y+q,Rr	Непряме збереження з заміщенням	(Y+q) = Rr	None	2
ST	Z,Rr	Непряме збереження	(Z) = Rr	None	2
ST	Z+,Rr	Непряме збереження з пост-інкрементом	(Z)= Rr, Z=Z+1	None	2
ST	-Z,Rr	Непряме збереження з пре-декрементом	Z=Z-1, (Z) = Rr	None	2
ST	Z+q,Rr	Непряме збереження з заміщенням	(Z+q) = Rr	None	2
LPM	Нет	Завантаження з програмної пам'яті	R0 = (Z)	None	3
LPM	Rd,Z	Завантаження з програмної пам'яті	$Rd = (\underline{Z})$	None	3
LPM	Rd,Z+	Завантаження з програмної пам'яті з пост- інкрементом	Rd=(Z), Z=Z+1	None	3
SPM	Нет	Збереження в програмній пам'яті	$(\underline{Z}) = R1:R0$	None	
IN	Rd,P	Читання порту	Rd = P	None	1
OUT	P,Rr	Запис у порт	P = Rr	None	1
PUSH	Rr	Занесення регістра в стек	STACK = Rr	None	2
POP	Rd	Витяг регістра зі стека	Rd = STACK	None	2

## Інструкції роботи з бітами

Мнемоніка	Операнди	Опис	Операція	Прапори	Цикли
LSL	Rd	Логічний зсув вліво	Rd(n+1)=Rd(n),Rd(0)=0,C=Rd(7)	Z,C,N,V,H,S	1
LSR	Rd	Логічне зрушення вправо	Rd(n)=Rd(n+1), Rd(7)=0, C=Rd(0)	Z,C,N,V,S	1
ROL	Rd	Циклічне зрушення вліво через С	Rd(0)=C, Rd(n+1)=Rd(n), C=Rd(7)	Z,C,N,V,H,S	1
ROR	Rd	Циклічне зрушення вправо через С	Rd(7)=C, Rd(n)=Rd(n+1), C=Rd(0)	Z,C,N,V,S	1
ASR	Rd	Арифметичне зрушення вправо	Rd(n)=Rd(n+1), n=0,,6	Z,C,N,V,S	1
SWAP	Rd	Перестановка тетрад	Rd(30)=Rd(74),Rd(74)=Rd(30)	None	1
BSET	s	Установка прапора	SREG(s) = 1	SREG(s)	1
BCLR	s	Очищення прапора	SREG(s) = 0	SREG(s)	1
SBI	P,b	Установити біт у порту	I/O(P,b) = 1	None	2
CBI	P,b	Очистити біт у порту	I/O(P,b) = 0	None	2
BST	Rr,b	Зберегти біт з регістра в Т	T = Rr(b)	Т	1
BLD	Rd,b	Завантажити біт з Т у регістр	Rd(b) = T	None	1
SEC	Hi	Установити прапор переносу	C =1	С	1
CLC	Hi	Очистити прапор переносу	C = 0	с	1
SEN	Hi	Установити прапор негативного числа	N = 1	N	1
CLN	Hi	Очистити прапор негативного числа	N = 0	N	1
SEZ	Hi	Встановити прапор нуля	Z = 1	Z	1
CLZ	Hi	Очистити прапор нуля	Z = 0	Z	1
SEI	Hi	Встановити прапор переривань	I = 1	I	1
CLI	Hi	Очистити прапор переривань	I = 0	I	1
SES	Hi	Установити прапор числа зі знаком	S = 1	s	1
CLN	Hi	Очистити прапор числа зі знаком	S = 0	s	1
SEV	Hi	Установити прапор переповнення	V = 1	v	1
CLV	Hi	Очистити прапор переповнення	V = 0	v	1
SET	Hi	Установити прапор Т	T = 1	Т	1
CLT	Hi	Очистити прапор Т	T = 0	Т	1
SEH	Hi	Установити прапор внутрішнього переносу	H = 1	н	1
CLH	Hi	Очистити прапор внутрішнього переносу	H = 0	Н	1
NOP	Hi	Немає операції	Hi	None	1
SLEEP	Hi	Спати (зменшити енергоспоживання)	Дивитися опис інструкції	None	1
WDR	Hi	Скидання сторожового таймера	Дивитися опис інструкції	None	1

Асемблер не розрізняє регістр символів. Операнди можуть бути таких видів:

- Rd: результуючий і вихідний регістр;
 - Rr: вихідний регістр;

- b: константа (3 біти), може бути константний вираз;

- s: константа (3 біти), може бути константний вираз;
- Р: константа (5-6 біт), може бути константний вираз;
- К6: константа (6 біт), може бути константний вираз;
- K8: константа (8 біт), може бути константний вираз;
- k: константа, може бути константний вираз;
- q: константа (6 біт), може бути константний вираз;
- Rdl: R24, R26, R28, R30 для інструкцій ADIW і SBIW;
- Х, Ү, Z: регістри непрямої адресації (X=R27:R26, Y=R29:R28, Z=R31:R30).