

**УДК 621.376.3**

**Володимир Кругльов, аспірант, Михало Паламар, д.т.н., проф.,  
Андрій Чайківський, к.т.н.**

Тернопільський національний технічний університет імені Івана Пулюя

### **ОСОБЛИВОСТІ МОДЕЛЮВАННЯ ЦИФРОВОГО РАДІОПРИЙМАЧА НА ОСНОВІ DDC AD6620**

Наведено результати синтезу і моделювання роботи цифрового приймача на основі цифрового перетворювача частоти (DDC, Digital Down Converter), та цифрового сигнального процесора (DSP), що використовуються для опрацювання вхідних сигналів. Розглянуто спосіб побудови вузькосмугового приймача із цифровою фільтрацією, демодуляцією та опрацюванням сигналів.

Ключові слова: цифровий приймач, сигнальний процесор DSP, Digital Down Converter (DDC), квадратурний демодулятор, частотна модуляція (ЧМ).

### **Volodymyr Kruhlov, Mykola Palamar, Andriy Chaikovskiy MODELLING OF DIGITAL RADIO RECEIVER BASED ON DDC AD6620**

It was represented the results of synthesis and modeling of work of digital receiver based on the digital down converter (DDC), and a digital signal processor (DSP), which are used to process received signals. The method of constructing narrow-band receiver with digital filtering, demodulation and signal processing, the results of its use in digital radio.

Keywords: Digital receiver signal processor DSP, Digital Down Converter (DDC), quadrature demodulator, frequency modulation (FM)

Багато сучасних архітектур радіоприймачів містять етапи перетворення з пониженням частоти, які перетворюють високочастотний (ВЧ) або надвисокочастотний (НВЧ) - діапазон частот аж до нижчої проміжної частоти для обробки у основній смузі частоти. Незалежно від застосування у різних галузях зв'язку такі як: аерокосмічна або оборонна промисловість працюють у ВЧ і СВЧ діапазонах частот. Одним з можливих рішень для радіоприймачів є використання більшого числа перетворення з пониженням і фільтрацією частоти, для даних задач більш ефективним рішенням є використання радіочастотних (РЧ) АЦП з інтегрованим цифровим перетворювачем (DDC) та сигнальним процесором DSP або FPGA для демодуляції вхідного сигналу.

#### **Аналіз використання DDC**

Для забезпечення прийнятної достовірності при передачі інформації в системах зв'язку застосовують спеціальні все складніші і затратні методи і засоби, як наприклад: збільшення потужності передавачів, використання методів рознесення частот передачі, перемішування інформації (скремблювання), впровадження в інформаційний потік надлишкової інформації із застосуванням завадостійкого кодування з виправленням помилок і т.п.

Багато сучасних архітектур радіоприймачів містять етапи перетворення з пониженням частоти, які перетворюють високочастотний (ВЧ) або надвисокочастотний (НВЧ) діапазон частот до нижчої проміжної частоти для роботи у основній смузі частоти. Залежно від галузі застосування (як напр. аерокосмічна, оборонна промисловість, комерційний зв'язок) системи зв'язку працюють у ВЧ і НВЧ діапазонах частот. Поширеним рішенням для радіоприймачів є використання більшого числа перетворень з пониженням і фільтрацією частоти. Для таких задач ефективнішим сучасним рішенням є використання радіочастотних (РЧ) АЦП з інтегрованим

цифровим перетворювачем (DDC) та сигнальним процесором DSP або використання програмованих логічних інтегральних схем (FPGA) для демодуляції вхідного сигналу.

### Математичне моделювання радіоканалу

Для вибору і дослідження параметрів каналу зв'язку синтезуємо модель цифрового радіоканалу за допомогою пакету MathLab/Multisim (рис. 1). Для цього використовуємо блок генератора низькочастотного (НЧ) сигналу (sin), блок частотного модулятора (FM Modulator Passband), блок моделі каналу (channel, рис. 2), блок цифрового конвертора DDC AD6620, блок демодулятора (Demod) та НЧ фільтра (RxDemod).

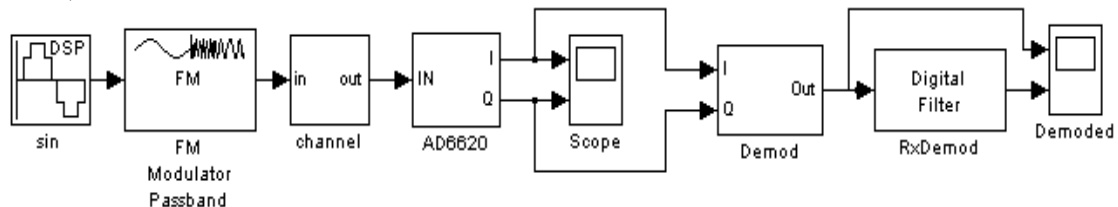


Рис.1. Модель каналу зв'язку

Канал зв'язку моделюється обмеженням смуги пропускання, накладанням адитивного гаусового шуму. Блок насичення моделює використання модуля автоматичного регулювання підсилення в каналі приймача.

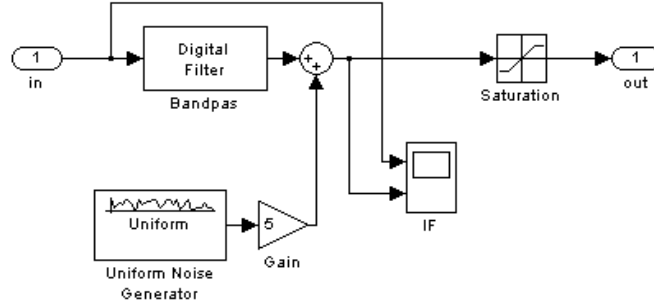


Рис. 2. Модель каналу поширення сигналу

### Опис та математичне моделювання DDC AD6620

Принцип роботи DDC AD6620 базується на квадратурній обробці сигналу, при якій вхідний сигнал помножується на дві опорні частоти, зсунутих по фазі на 90°

$$y_I(t) = s(t)\cos\omega_0 t = A\cos(\omega_0 t + \varphi(t))\cos\omega_0 t = \frac{A}{2}\cos\varphi(t) + \frac{A}{2}\cos(2\omega_0 t + \varphi(t)) \quad (1)$$

$$y_Q(t) = s(t)\sin\omega_0 t = A\cos(\omega_0 t + \varphi(t))\sin\omega_0 t = \frac{A}{2}\sin\varphi(t) + \frac{A}{2}\sin(2\omega_0 t + \varphi(t)) \quad (2)$$

В результаті множення отримуємо сигнали I та Q, з яких після фільтрації та опрацювання квадратурним демодулятором виділяється оригінальний сигнал.

Схема DDC AD6620 складається з керованого цифрового генератора NCO, двох змішувачів та цифрових фільтрів CIC2, CIC5 та FIR (рис. 3). Програмно керований генератор гетеродина NCO з опорної частоти формує два гармонічних сигнали, зміщених по фазі на 90°. Вхідний цифровий сигнал на двох змішувачах паралельно множиться на сигнали генератора NCO в результаті чого формується сигнали I та Q, які відфільтровуються та проріджуються (дицимація) на CIC-фільтрах (Cascaded Integrator–Comb) другого та п'ятого порядків, фільтр не вимагають операцій множення та дозволяє істотно знизити частоту дискретизації, що забезпечує зменшення апаратних і обчислювальних ресурсів. Збільшення порядку фільтра на одиницю дозволяє зменшити рівень бічної пелюстки на 11..13 дБ. Оскільки АЧХ CIC фільтра нерівномірна, то для коригування її в смузі пропускання використовується FIR – фільтр (Finite Impulse Response) що забезпечує лінійність в смузі пропускання та високу вибірковість

сингалу. Графіки вихідних сигналів I та Q приведені на рис. 4. Відфільтровані та проріджені сигнали опрацьовуються квадратурним демодулятором та НЧ фільтром.

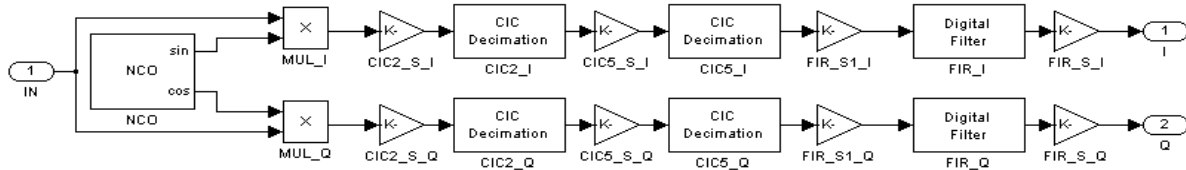


Рис. 3. Функціональна схема DDC AD6620

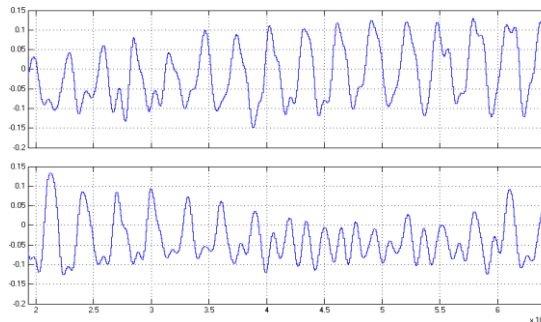


Рис. 4. Графік сигналів I та Q по виходу DDCAD6620

### Модель квадратурного демодулятора

Математична модель квадратурного демодулятора ЧМ-сигналу (3) реалізована в пакеті Multisim з допомогою блок-схеми зображеної на рис. 5, а. Графік вихідного сигналу демодулятора (рис. 5, б) та після НЧ фільтру.

$$X(t) = -\frac{d}{dt} \arg(y_I'(t) + jy_Q'(t)) = -\frac{d}{dt} \arctg \frac{y_Q'(t)}{y_I'(t)} = \frac{\frac{dy_I'}{dt} y_Q'(t) - \frac{dy_Q'}{dt} y_I'(t)}{y_I'^2(t) + y_Q'^2(t)} \quad (3)$$

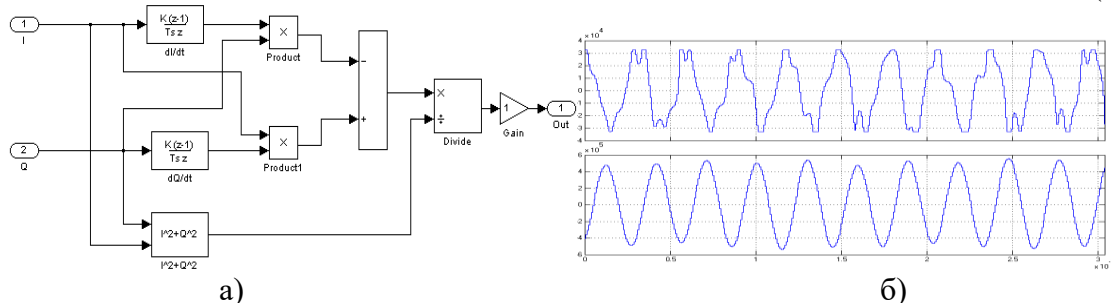


Рис. 5. Математична модель квадратурного демодулятора

а) блок-схема квадратурного демодулятора; б) графік вихідного сигналу демодулятора

Розроблено імітаційну модель каналу зв'язку з використанням цифрового приймача на основі DDC AD6620 та квадратурного демодулятора ЧМ сигналу на сигнальному процесорі DSP. Проведено імітаційне моделювання розрахованих фільтрів DDC AD6620 та квадратурного демодулятора ЧМ сигналу. За результатами імітаційного моделювання розроблено алгоритм роботи, функціональну схему та програмне забезпечення сигнального процесора TMS320VC5502 (Texas Instruments)

Перенесення основної фільтрації сигналу із аналогової області у цифрову дає змогу зменшити вимоги до аналогової фільтрації сигналу, гнучко переналаштовувати смугу пропускання приймача та покращити технічні характеристики радіостанції в цілому.