

УДК 625.455

Семчук Я. – ст. гр. КСМм-51

Тернопільська академія народного господарства

АПАРАТНІ ЗАСОБИ СИНТЕЗУ СКЛАДНИХ ЗОБРАЖЕНЬ

Науковий керівник: доц. Березький О.М.

Ускладнення алгоритмів обробки даних в системах вимагає використання багатопроцесорних ієрархічних систем, в яких кожний процесорний елемент виконує певний набір функцій, пов'язаних з обробкою даних та взаємодією з іншими процесорними елементами.

Плата представляє собою закінчений модуль, що складається з:

- програмованої логічної матриці на 200 000 логічних елементів серії Spartan 3;
- двох мегабітного завантажувального ПЗП, що забезпечує програмування матриць;
- один мегабайт статичного ОЗП, організованого в два банка 256 К x 16;
- Графічного порта VGA, послідовного порта RS232, порта PS/2
- Органів управління і індикації;
- 50 МГц кварцового генератора;
- перемикачі для завдання режимів завантаження ПЛМ;
- трьох сорока контактів роз'ємів розширення, до яких можливе підключення зовнішніх розширювальних модулів;
- JTAG порта через яке здійснюється програмування ПЛМ;
- Регуляторі напруги: 3,3В 2,5 В, 1,3 В.

Архітектура програмованих логічних матриць серії Spartan 3 складається із 5 базових елементів:

- Конфігураційні логічні блоки
- Блоки вводу виводу контролюють потік даних між виводами мікросхеми і внутрішньою логікою. Кожен блок вводу- виводу підтримує двонаправлений потік даних .
- Блоки ОЗП забезпечують збереження даних у форматі 18 кілобітних двох портових блоків.
- Блоки перемножувачів допускають два 18 розрядних двійкових числа як вхідні дані, і обчислюють результат.
- Блоки управління синхросигналами забезпечують авто калібрування сигналів, при перемноженні, діленні, усувають фазові зсуви сигналів.

В серії Spartan 3 значні можливості системного трасування і перемикання, що здійснює підключення всіх п'яти типів функціональних елементів і передавання сигналів між ними.

Кожний функціональний елемент має відповідну матрицю переключення, що забезпечує багатогранне підключення маршрутизації.

Стандартний порядок розробки проектів для Spartan-3 FPGAs включає наступні три основні кроки :

1. Ввід проекту та його синтез
2. Реалізація проекту.
3. Перевірка проекту.

Для реалізації алгоритму синтезу складного зображення нам доцільно реалізовувати апаратно, використовуючи програмовані логічні матриці (ПЛМ), що в свою чергу призведе до збільшення швидкодії.