

## ДОСЛІДЖЕННЯ МЕТОДІВ РЕАЛІЗАЦІЇ КОНТРОЛЕРІВ ІНТЕРФЕЙСУ I<sup>2</sup>C НА ПРОГРАМОВАНИХ ЛОГІЧНИХ ІНТЕГРАЛЬНИХ СХЕМАХ (ПЛІС)

*Анотація:* Представлено результати багатоваріантної реалізації контролера інтерфейсу I<sup>2</sup>C на програмованій логічній інтегральній мікросхемі серії Spartan-3E.

*Ключові слова:* контролер послідовного інтерфейсу, мікроконтролер.

**Ihor Maykiv**

### INVESTIGATION THE METHODS OF IMPLEMENTATIONS OF I<sup>2</sup>C INTERFACE CONTROLLERS ON PROGRAMMABLE LOGIC DEVICE (PLD)

*Анотація:* The results of multivariante implementations on PLD the I<sup>2</sup>C interface controllers are presented.

*Ключові слова:* serial interface controller), microcontroller.

#### Вступ

Реалізація обчислювальних пристроїв із реконфігурованою апаратної структурою на базі програмованих логічних інтегральних схем (ПЛІС) [1], дозволяє створювати спеціалізовані апаратні засоби (АЗ) структура яких забезпечує максимально ефективну реалізацію алгоритмів.

Одночасно інтенсивно розвивається напрямок, який передбачає створення на базі ПЛІС обчислювальних систем які поєднують як спеціалізовані АЗ для ефективного вирішення окремих задач, що вимагають інтенсивних обчислень, так і універсальні АЗ, а саме вбудовані ядра мікроконтролера (МК) [2], для вирішення задач, що не вимагають швидкої реакції системи на зовнішні події. В результаті розробник має декілька напрямків реалізації як окремих вузлів так системи в цілому.

#### 1. Підходи до реалізації контролерів послідовних інтерфейсів

Традиційно, контролери послідовних інтерфейсів (КПІ) реалізують програмним або апаратним методом. Реалізація КПІ програмним методом передбачає що, МК послідовно виконує набір підпрограм (ПП), які забезпечують прийом/передачу кожного окремого біта, та повідомлення в цілому. Такий підхід забезпечує високу гнучкість системи і мінімальні апаратні затрати, однак не дозволяє досягнути високої достовірності прийому даних, та ефективного використання обчислювальної потужності МК.

Апаратний метод реалізації КПІ вимагає створення спеціалізованих АЗ [3], що дозволяє досягнути високої швидкості обміну та достовірності прийому даних, при мінімальному завантаженні МК процесами пов'язаними із обробкою повідомлень. Однак при цьому зростає апаратна складність просторою, що веде до зростання енергоспоживання та його кінцевої вартості.

Для вирішення означених протиріччів в [4] запропоновано програмно-апаратний метод, який передбачає апаратну реалізацію на ПЛІС процесів прийому та передачі біта (функції підрівня передачі сигналів, фізичного рівня, згідно моделі ISO/OSI, та програмну реалізацію процесів обробки та формування повідомлень (функції каналного рівня) з допомогою МК в складі ПЛІС ( див. рис. 1).

Перевагою запропонованої структури є можливість перепрограмування як МК, так і ПЛІС що, в цілому, дозволяє підвищити ефективність системи за рахунок її швидкої адаптації до вимог з'являючихся.

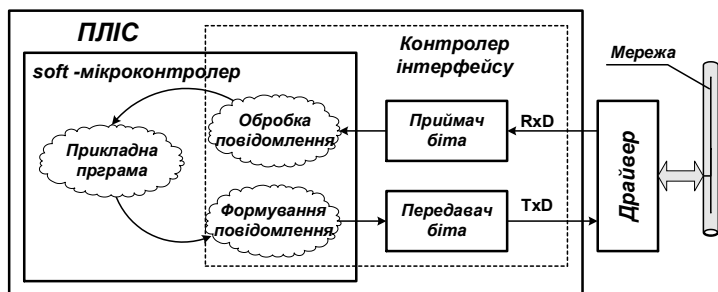


Рис. 1. Структурна схема системи з програмно-апаратним контролером послідовного інтерфейсу

Кожному із реалізованих варіантів відповідає своя гістограма (рис.2), де відображено: 1) апаратні затрати на реалізацію системи – перша колонка; 2) об'єм програми підтримки інтерфейсу – друга колонка; 3) кількість використаних регістрів загального призначення (РЗП) – третя колонка.

Для оцінки ефективності запропонованого та традиційних методів реалізації КПІ, на платі "Spartan-3E Starter Kit" реалізовано три варіанти обчислювальної системи яка включає ядро МК PicoBlaze [2] і контролер ведучого вузла інтерфейсу I<sup>2</sup>C які реалізовано:

- 1) апаратним;
- 2) програмно-апаратним;
- 3) програмним методами.

#### 2. Аналіз результатів отриманих при реалізації КПІ I<sup>2</sup>C

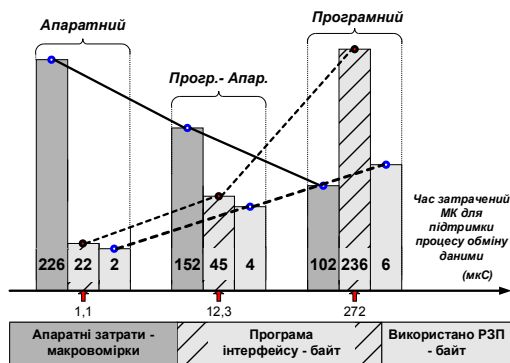


Рис. 2. Результати отримані при реалізації інтерфейсу I<sup>2</sup>C

Ефективність використання МК визначається часом (вісь X), затраченим МК на один цикл запису даних в мікросхему програмованого паралельного порту PCA9557[5].

#### Висновки

Отримані результати показали, що програмно-апаратний метод реалізації КПП дозволяє оптимізувати співвідношення програмних і апаратних витрат при більш ефективному використанні обчислювальної потужності МК. Однак, у кожному окремому випадку, спосіб реалізації КПП, визначається, виходячи зі складності, задачі що вирішується та інтенсивності обміну даними за методикою [6].

Перелік посилань:

1. Зотов В.Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX [Текст] / В.Ю. Зотов. - М.: Горячая линия-Телеком, 2006. – 520с.
2. PicoBlaze 8-bit Embedded Microcontroller. / Xilinx. - [http://www.xilinx.Com/support/documentation/ip\\_documentation/ug129.pdf](http://www.xilinx.Com/support/documentation/ip_documentation/ug129.pdf) – 11.02.2011.
3. CoolRunner-II CPLD I2C Bus Controller Implementation. / Xilinx. - [http://www.xilinx.com/support/documentation/application\\_notes/xapp385.pdf](http://www.xilinx.com/support/documentation/application_notes/xapp385.pdf) - 11.02.2011.
4. Майків І.М., Кочан Р.В., Кочан В.В Програмно-апаратний контролер інтерфейсу. Патент на винахід № 90766 від 25.05.2010.
5. PCA9557. Product data sheet. / NXP Semiconductors. - [http://www.nxp.com/acrobat\\_download/datasheets/PCA9557\\_6.pdf](http://www.nxp.com/acrobat_download/datasheets/PCA9557_6.pdf) – 11.02.2011.
6. Майків І.М. Методика структурного синтезу контролерів послідовних інтерфейсів на базі ПЛІС. Вісник Тернопільського державного технічного університету. - №3, 2010. - с.124-131.